

Plaqueta experimental

UPx10K10, v1.0

Versión 1.0 - Septiembre 1999

Introducción

La *UPx10k10* es una plaqueta experimental de muy bajo costo, para ser usada en las tareas de enseñanza sobre lógica programable. En conjunto con el software para PC de *ALTERA Corp.* versión estudiantil *MAX+PLUS II v.9.23* ® provee todas los recursos necesarios para crear y verificar diseños digitales de complejidad media.

Características principales de la UPx-10K10

- En forma de kit para armar.
- Apta para desarrollos con la FPGA EPF10K10LC84 de *ALTERA Corp.* en encapsulado *Plastic Leadless Chip Carrier (PLCC)* de 84 patas.
- Plaqueta doble faz de dimensiones reducidas
- Con un regulador de voltaje incorporado de 1 Ampere
- Con un generador de clock incorporado de 16MHz (que puede ser deshabilitado)
- Con dos conectores de expansion que permiten tener acceso a todas las patas del chip dentro de la plaqueta.
- Con un *ByteBlaster* ® incorporado, que sirve tanto para configurar la FPGA como para el test, mediante BST (Boundary Scan Testing) de dispositivos accesibles a través de los conectores de expansión.
- Con conexión directa a la PC a través de un cable de impresora paralela estándar tipo CENTRONICS.

La versión estudiantil MAX+PLUS II v 9.23

La versión estudiantil del software *MAX+PLUS II v9.23* (para PC IBM compatible con sistema operativo Windows 95/98/NT) ofrece la mayor parte de las prestaciones de la versión comercial (*MAX+PLUS II FIXED-PC*), incluyendo un flujo de diseño plenamente integrado y una interfase al usuario sumamente amigable. Este software tolera como métodos de ingreso de diseños tanto los planos eléctricos ("*schematic capture*") como los basados en lenguajes de descripción de hardware (AHDL, VHDL o VERILOG HDL).

Este software permite también la compilación del diseño, su verificación mediante simulación funcional y temporal y la programación, para todos los dispositivos de las familias *MAX7000*, *MAX5000*, *Classic*, y algunos específicos de las familias *FLEX6000*, *FLEX8000* y *FLEX10K*.

Sobre las FPGAs de la familia FLEX10K

Los dispositivos *FLEX10K* son dispositivos lógicos programables basados en tablas de look-up, con programación tipo SRAM. Poseen desde 576 (EPF10K10) hasta 12160 (EPF10K250) elementos lógicos (LEs) internamente agrupados en bloques (LABs) de 8 LEs cada uno, entre 3 y 20 bloques de 2kbit/bloque de memoria RAM rápida interna, y una matriz de ruteado global de alta velocidad (FastTrack) que permite la plena interconexión del dispositivo y la comunicación entre los LEs y las celdas de entrada/salida. Estas celdas de I/O, asociadas a las patas del chip, poseen registros propios así como la posibilidad de elegir ciertas características de operación tales como Open-Drain y Slew-Rate.

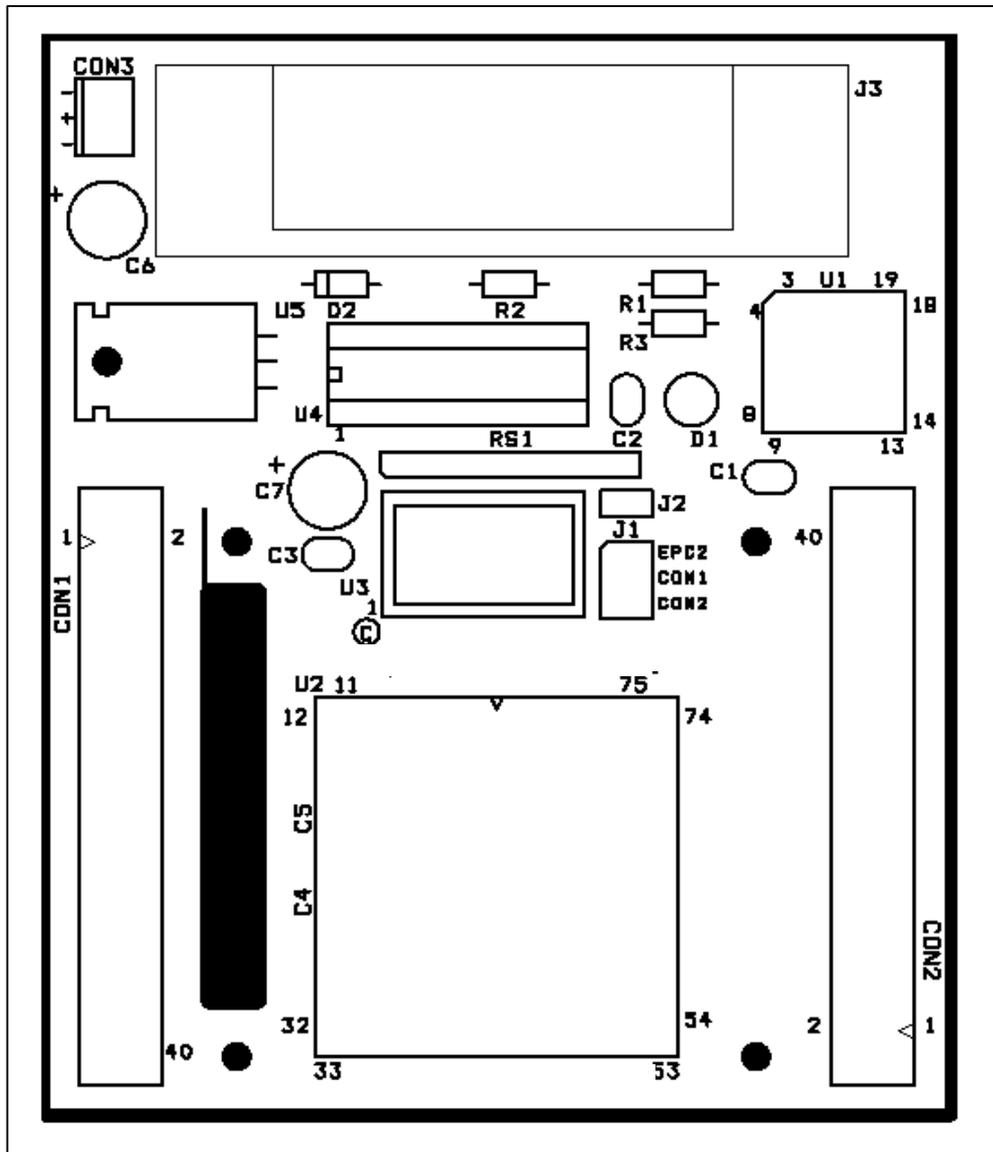
Al ser SRAM, estos dispositivos requieren que su configuración sea recargada en cada Power-Up, tarea que puede ser realizada desde una EPROM de configuración externa (como las EPC1, EEPC1441 o EPC2), y también mediante una interfase serial compatible con el estándar IEEE 1149.1 (también llamado interfase JTAG, por *Joint Test Action Group*) usando 4 patas dedicadas: esta característica se denomina ICR (por *In-Circuit-Reconfiguration*).

Sobre la interfase ByteBlaster

Para la configuración de las *FLEX10K* mediante la interfase tipo JTAG, ALTERA ha desarrollado un circuito denominado *ByteBlasterMV*®, que por un lado se interconecta con la plaqueta donde está el dispositivo a programar a través de un conector de 10 pines denominado ISP Connector, y por el otro a la boca de impresora paralela de la PC donde se esté ejecutando el programa *MAX+PLUS II*.

La plaqueta *UPx10K10* ya incluye dentro de sí a los circuitos propios del *ByteBlaster*, por lo que para programar su FPGA sólo se requiere que el cable de impresora paralela de la PC sea conectado al conector Centronics de la *UPx10K10*.

Distribución de componentes en la UPx10K10:



Sobre los Jumpers (J1 y J2)

- **J1-EPC2:** este Jumper, cuando está puesto, realiza el Bypass entre las patas de entrada y salida de la EPC2 en la cadena JTAG. **ATENCIÓN:** este jumper debe colocarse si y sólo si no hay una EPC2 puesta en la UPx10K10.
- **J1-CON1:** permite realizar el bypass entre las patas dedicadas a la cadena JTAG del conector de expansión CON1. Este jumper debe estar puesto si no hay placa de expansión colocada en CON1, o si ésta no usa la cadena JTAG.
- **J1-CON2:** permite realizar el bypass entre las patas dedicadas a la cadena JTAG del conector de expansión CON2. Este jumper debe estar puesto si no hay placa de expansión colocada en CON2, o si ésta no usa la cadena JTAG.

- **J2:** cuando puesto, conecta la salida de 8MHz del oscilador local (U3) a la línea de reloj global GCLK0 (pin 1) de la EPF10K10LC84 y al pin 1 de los conectores CON1 y CON2.

Sobre el conector de alimentación (CON3)

El conector CON3 es usado para suministrar la energía de operación a la UPx10K10 y a las eventuales plaquetas hija que se enchufen en los conectores de expansión.

Pata	Función
1	GND
2	V+
3	GND

La tensión de alimentación V+ debe ser mayor que +8 Volts y es recomendable que no supere los +12 Volts para evitar el excesivo calentamiento del regulador LM7805 (no es necesario que sea una tensión regulada). El consumo propio de la UPx10K10 operando a 8MHz, sin considerar el consumo adicional que pudieran generar plaquetas colocadas en los conectores de expansión, es menor a 100 miliamperes.

Sobre el conector Centronics

El conector CENTRONICS (J3) presente en la **UPx10K10** permite su fácil conexión con la PC usando un cable estándar de impresora paralela. Es importante notar que la **UPx10K10 NO TOMA** la energía que requiere para su operación de la PC sino **que requiere una fuente de alimentación externa.**

Conector Centronics	Función en la PC
2	DataBit 1
3	DataBit 2
7	DataBit 6
8	DataBit 7
9	DataBit 8
10	nACK
11	BUSY
12	PAPER END
13	SELECT (*)
14	nAUTO_FEED (*)
19-30,32	GROUND
1,4,6,15,18,31,33,36	Sin conectar

(*) **IMPORTANTE:** Muchos cables de impresora no tienen conectados todos los hilos que emplea la norma Centronics. Verifique que los pines 2, 3, 7, 8, 9, 10, 11, 12,

13, y 14 del conector D25 y los pines de igual número del conector Centronics de su cable estén realmente conectados (en especial verifique la conexión de los pines 13 con 13 y 14 con 14). Hoy día se llama a estos cables “bidireccionales”.

Sobre los conectores de expansión CON1 y CON2:

CON1	Conectado con	CON2	Conectado con
1	MCLK*: EPF10K10#1	1	MCLK*: EPF10K10#1
2	IO00*: EPF10K10#16	2	IO18: EPF10K10#47
3	TDO (#1) de la EPC2	3	TDO (#18) de CON1
4	IO01* : EPF10K10#17	4	IO19: EPF10K10#48
5	GND*	5	GND*
6	GND*	6	GND*
7	IO02: EPF10K10#18	7	IO20: EPF10K10#49
8	IO03: EPF10K10#19	8	IO21: EPF10K10#50
9	IO04: EPF10K10#21	9	IO22: EPF10K10#51
10	IO05: EPF10K10#22	10	IO23: EPF10K10#52
11	DEDIN0: EPF10K10#2	11	DEDIN2: EPF10K10#44
12	DEDIN1: EPF10K10#42	12	DEDIN3: EPF10K10#84
13	IO06: EPF10K10#23	13	IO24: EPF10K10#53
14	GCLEAR*: EPF10K10#3	14	GCLEAR*: EPF10K10#3
15	IO07: EPF10K10#24	15	IO25: EPF10K10#54
16	IO08: EPF10K10#25	16	IO26: EPF10K10#58
17	IO09: EPF10K10#27	17	IO27: EPF10K10#59
18	TDI (#3) de CON2	18	TDO del ByteBlaster
19	IO10: EPF10K10#28	19	IO28: EPF10K10#60
20	IO11: EPF10K10#29	20	IO29: EPF10K10#61
21	VCC*	21	VCC*
22	VCC*	22	VCC*
23	IO12: EPF10K10#30	23	IO30: EPF10K10#62
24	IO13: EPF10K10#35	24	IO31: EPF10K10#64
25	IO14: EPF10K10#36	25	IO32: EPF10K10#65
26	TCK*: EPF10K10#77	26	TCK*: EPF10K10#77
27	IO15: EPF10K10#37	27	IO33: EPF10K10#66
28	IO16: EPF10K10#38	28	IO34: EPF10K10#67
29	IO17: EPF10K10#39	29	IO35*: EPF10K10#71
30	IO37: EPF10K10#5	30	IO36*: EPF10K10#72
31	IO38: EPF10K10#6	31	IO45: EPF10K10#70
32	IO39: EPF10K10#7	32	IO46: EPF10K10#73
33	IO40: EPF10K10#8	33	IO47: EPF10K10#78
34	IO41: EPF10K10#9	34	IO48: EPF10K10#79
35	IO42: EPF10K10#10	35	IO49: EPF10K10#80
36	IO43: EPF10K10#11	36	IO50: EPF10K10#81
37	IO44: EPF10K10#69	37	IO51: EPF10K10#83
38	IO35*: EPF10K10#71	38	IO00*: EPF10K10#16
39	IO36*: EPF10K10#72	39	IO01*: EPF10K10#17
40	TMS*: EPF10K10#57	40	TMS*: EPF10K10#57

Nota: los pines marcados con (*) están disponibles en ambos conectores

Notas para el usuario

Para configurar la **EPF10K10** a través de la interfase ByteBlaster, si NO TIENE COLOCADA la **EPC2**:

- Verifique que el Jumper **J1-EPC2** está colocado, y si no hay plaquetas enchufadas en CON1 o CON2, o si estas plaquetas no usan JTAG, verifique que también esos Jumpers estén colocados (**J1-CON1** y **J1-CON2**, respectivamente)
- Conecte el cable de impresora entre la PC y la **UPx10K10**, y compruebe que tiene energía (LED encendido)
- Elegido el **Programmer** en el **MAX+PLUS II**, vaya a **OPTIONS..Hardware Setup**, y seleccione como programador el **ByteBlaster**.
- Aún en el **Programmer** en el **MAX+PLUS II**, coloque en **ON** la opción **MultiDevice JTAG Chain** en el sub-menú **JTAG**
- Elija **MultiDevice JTAG Chain Setup** en ese submenú
- Seleccione **EPF10K10** en la ventana **Device Name**
- Escriba el nombre del archivo de programación en la ventana **Programming File Name** (para esta tarea también puede usarse el botón **Select Programming File**). Este archivo puede tener la extensión **.SOF**, aunque también **JAM** o **JBC**.
- Elegidos el dispositivo y el archivo de programación apriete el botón **Add** para incorporar ambos a la ventana **Device Names & Programming File Names**
- Apriete el botón **Detect JTAG Chain Info** para verificar si todo funciona bien. A través del **ByteBlaster** interno de la **UPx10K10** el **MAX+PLUS II** debe detectar a la **EPF10K10**.
- Archive estas opciones mediante el botón **Save .JCF (JTAG Configuration File)**.
- Volviendo al **Programmer** en el **MAX+PLUS II**, elija **Configure**.

Para programar la **EPC2** de la **UPx10K10** a través de la interfase ByteBlaster

- Verifique que la **EPC2** está en su zócalo, y que el Jumper **J1-EPC2** no está colocado
- Si no hay plaquetas enchufadas en CON1 o CON2, o si estas plaquetas no usan JTAG, verifique que también esos Jumpers estén colocados (**J1-CON1** y **J1-CON2**, respectivamente)
- Conecte el cable de impresora entre la PC y la **UPx10K10**, y compruebe que tiene energía (LED encendido)
- Genere el archivo **.POF** de programación de la **EPC2**. Para ello:
 - Con la ventana del **Compiler** abierta, vaya a la opción **File** de la línea superior y y elija **Convert SRAM Object File**
 - Elija el archivo **.SOF** a convertir e ingréselo mediante **Add** a la lista

- Mediante el botón **Output File Options** abra la ventana de igual nombre, eligiendo como EPROM a la **EPC2LC20**, activando la **opción Use Configuration Eprom Pull Up Resistor**, y luego **OK**.
 - Cierre la ventana **Convert SRAM Object File** apretando **OK**
 - El **MAX+PLUS II** le preguntará si debe sobrescribir un eventual **.POF** preexistente; elija **YES**
-
- Elija el **Programmer** en el **MAX+PLUS II**, vaya a **OPTIONS..Hardware Setup**, y seleccione como programador el **ByteBlaster**.
 - Aún en el **Programmer** en el **MAX+PLUS II**, coloque en **ON** la opción **MultiDevice JTAG Chain** en el sub-menú **JTAG**
 - Elija **MultiDevice JTAG Chain Setup** en ese submenú
 - Seleccione **EPC2** en la ventana **Device Name**
 - Escriba el nombre del archivo de programación en la ventana **Programming File Name** (para esta tarea también puede usarse el botón **Select Programming File**). Este archivo puede tener la extensión **.POF**, aunque también **JAM** o **JBC**.
 - Elegidos el dispositivo y el archivo de programación apriete el botón **Add** para incorporar ambos a la ventana **Device Names & Programming File Names**
 - Seleccione ahora **EPF10K10** en la ventana **Device Name**
 - Borre el contenido de la ventana **Programming File Name** y apriete el botón **Add** para incorporar ambos a la ventana **Device Names & Programming File Names** . En la zona correspondiente al archivo asociado a la **EPF10K10** aparecerá como texto **<none>**.
 - Si todo ha sido realizado correctamente, en la ventana **Device Names & Programming File Names** debe estar en el puesto 1 la **EPF10K10** (con **<none>**) y en el puesto 2 la **EPC2** (con su archivo **.POF**).
 - Apriete el botón **Detect JTAG Chain Info** para verificar si todo funciona bien. A través del **ByteBlaster** interno de la **UPx10K10** el **MAX+PLUS II** debe detectar a la **EPF10K10** y a la **EPC2**.
 - Archive estas opciones mediante el botón **Save .JCF (JTAG Configuration File)**.
 - Volviendo al **Programmer** en el **MAX+PLUS II**, elija **Program**.

Para configurar la **EPF10K10** a través de la interfase ByteBlaster, si TIENE COLOCADA la EPC2:

- Verifique que la **EPC2** está en su zócalo, y que el Jumper **J1-EPC2** NO está colocado
- Si no hay plaquetas enchufadas en CON1 o CON2, o si estas plaquetas no usan JTAG, verifique que también esos Jumpers estén colocados (**J1-CON1** y **J1-CON2**, respectivamente)
- Conecte el cable de impresora entre la PC y la **UPx10K10**, y compruebe que tiene energía (LED encendido)
- Elegido el **Programmer** en el **MAX+PLUS II**, vaya a **OPTIONS..Hardware Setup**, y seleccione como programador el **ByteBlaster**.
- Aún en el **Programmer** en el **MAX+PLUS II**, coloque en **ON** la opción

MultiDevice JTAG Chain en el sub-menú **JTAG**

- Elija **MultiDevice JTAG Chain Setup** en ese submenú
- Seleccione **EPC2** en la ventana **Device Name**
- Borre el contenido de la ventana **Programming File Name** y apriete el botón **Add** para incorporar ambos a la ventana **Device Names & Programming File Names** . En la zona correspondiente al archivo asociado a la **EPC2** aparecerá **<none>**.
- Seleccione **EPF10K10** en la ventana **Device Name**
- Escriba el nombre del archivo de programación en la ventana **Programming File Name** (para esta tarea también puede usarse el botón **Select Programming File**). Este archivo puede tener la extensión **.SOF**, aunque también **JAM** o **JBC**.
- Elegidos el dispositivo y el archivo de programación apriete el botón **Add** para incorporar ambos a la ventana **Device Names & Programming File Names**
- Si todo ha sido realizado correctamente, en la ventana **Device Names & Programming File Names** debe estar en el puesto 1 la **EPF10K10** (con su archivo **.SOF**) y en el puesto 2 la **EPC2** (con **<none>**).
- Apriete el botón **Detect JTAG Chain Info** para verificar si todo funciona bien. A través del **ByteBlaster** interno de la UPx10K10 el **MAX+PLUS II** debe detectar a la EPF10K10 y a la EPC2.
- Archive estas opciones mediante el botón **Save .JCF (JTAG Configuration File)**.
- Volviendo al **Programmer** en el **MAX+PLUS II**, elija **Configure**.

Si su versión del MAX+PLUS II v9.23 no le permite configurar la EPF10K10 o programar la EPC2:

Si el **Programmer** da como error que no detecta a la UPx-10K10:

- *verifique el cable de impresora que está usando.*
- *chequee la cadena JTAG. Ello significa que si no hay EC2 el Jumper J1-EPC2 debe estar puesto, y si no hay plaquetas enchufadas en CON1 o CON2, o si estas plaquetas no usan JTAG, también esos Jumpers deben estar colocados (J1-CON1 y J1-CON2, respectivamente)*
- *si de todos modos la UPx-10K no es detectada pruebe cambiar de PC. Algunas bocas de impresora funcionando en modo ECP/EPP funcionan incorrectamente, y en ciertas PC, las bocas integradas en las placas base tampoco funcionan correctamente (aun estando configuradas para operar en modo estándar).*

Si está usando Windows NT 4.0 debe instalar un driver para usar el ByteBlaster, mediante los siguientes pasos:

- Seleccione **Multimedia (Control Panel)**, luego la barra **Devices**, y elija **Add**.
- Seleccione **Unlisted o Updated Driver** de la lista **List of Drivers** y apriete **OK**.
- Tipee o vaya por **Browse a \<path to MAX+PLUS II>\drivers** en la caja de texto y elija **OK**.
- Elija **OK** nuevamente en la ventana **Install Driver**.
- Seleccione **Altera ByteBlaster** en la ventana **Add Unlisted o Updated Driver** , elija **OK**. y reinicie la PC.

Si está usando Windows NT 3.5.1. debe instalar un driver para usar el ByteBlaster, mediante los siguientes pasos:

- *Elija **Drivers** (Control Panel) y luego **Add**.*
- *Seleccione **Unlisted o Updated Driver** de la lista **List of Drivers** y apriete **OK***
- *Típee o vaya por **Browse** a $\langle \text{path to MAX+PLUS II} \rangle \backslash \text{drivers}$ en la caja de texto y elija **OK**.*
- *Elija **OK** nuevamente en la ventana **Install Driver**.*
- *Seleccione **Alter a ByteBlaster** en la ventana **Add Unlisted o Updated Driver**, elija **OK**, y reinicie la PC.*

Libros aconsejados:

Sobre FPGAs:

- ***DIGITAL SYSTEMS DESIGN AND PROTOTYPING USING FIELD PROGRAMMABLE LOGIC**, Zoran Salcic & Asim Smailagic, Kluwer Academic Publishers, USA, 2nd. printing, 1998. ISBN*
- ***APPLICATION SPECIFIC INTEGRATED CIRCUITS**, Michael John Sebastian Smith, Addison Wesley, USA 1997, ISBN 0-201-50022-1*

Sobre VHDL:

- ***VHDL, LENGUAJE ESTÁNDAR DE DISEÑO ELECTRÓNICO**, Eugenio Villar, Lluís Terés y otros, McGraw Hill, España 1998, ISBN 84-481-1196-6*
- ***A VHDL PRIMER**, J.Bhasker, Prentice Hall, USA 1995, ISBN 0-13-181447-8.*
- ***VHDL PROGRAMMING WITH ADVANCED TOPICS**, Louis Baker, John Wiley & Sons, USA 1993, ISBN 0-471-57464-3*

Sobre VERILOG HDL:

- ***VERILOG ® HDL, A GUIDE TO DIGITAL DESIGN AND SYNTHESIS**, Samir Palnitkar, Sunsoft Press, Prentice Hall, USA 1996, ISBN 0-13-451675-3.*
- ***THE VERILOG ® HARDWARE DESCRIPTION LANGUAGE**, Donald Thomas & Philip Moorby, Kluwer Academic Publishers, USA 1998. ISBN*

Por otras inquietudes sobre las distintas UPx:

Para mayor información sobre las UPxs:

Guillermo Jaquenod - [`<gjaquenod@arnet.com.ar>`](mailto:gjaquenod@arnet.com.ar)